

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-206142

(43)公開日 平成5年(1993)8月13日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/321				
21/265				
21/28	B	7738-4M		
		9168-4M	H 0 1 L 21/ 92	F
		8617-4M	21/ 265	W

審査請求 未請求 請求項の数3(全 8 頁) 最終頁に続く

(21)出願番号 特願平4-34329

(22)出願日 平成4年(1992)1月23日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 大野 多喜夫

兵庫県伊丹市瑞原4丁目1番地 三菱電機

株式会社エル・エス・アイ研究所内

(74)代理人 弁理士 早瀬 憲一

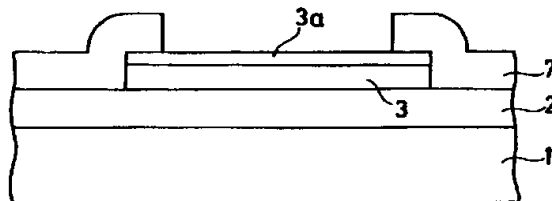
(54)【発明の名称】 半導体集積回路装置およびその製造方法

(57)【要約】

【目的】 ヒロックの成長を防止することによって、安定したボンディングパッド構造を得ることにより、信頼性の高い半導体集積回路装置およびその製造方法を得ること。

【構成】 第1アルミ配線3の表面から所定の深さに、かつ、ボンディングパッド部に相当する部位にのみイオン注入法により不純物イオンを選択的に導入する。

1:シリコン基板
2:絶縁膜
3:第1アルミ配線
3a:第1アルミ配線不純物領域
7:チップ保護膜



【特許請求の範囲】

【請求項1】 絶縁膜を隔てて基板上に形成された1層以上の金属配線を備えた半導体集積回路装置において、前記各金属配線の表面から所定の深さに、かつ、ボンディングパッド部に相当する部位にのみ不純物イオンを選択的に導入してなることを特徴とする半導体集積回路装置。

【請求項2】 絶縁膜を隔てて基板上に1層の金属配線を備えた半導体集積回路装置の製造方法において、前記金属配線の表面から所定の深さに、かつ、ボンディングパッド部に相当する部位にのみイオン注入法により不純物イオンを選択的に導入する工程を備えたことを特徴とする半導体集積回路装置の製造方法。

【請求項3】 絶縁膜を隔てて基板上に第1、第2金属配線を備えた半導体集積回路装置の製造方法において、前記第1金属配線の表面から所定の深さに、かつ、ボンディングパッド部に相当する部位にのみイオン注入法により不純物イオンを選択的に導入して第1金属配線不純物層を形成する工程と、前記第1金属配線不純物層および第1金属配線上にCVD法による第1酸化膜と、SOG膜と、CVD法による第2酸化膜とからなる層間絶縁膜を形成する工程と、前記層間絶縁膜をエッチングし、前記第1金属配線不純物層の所定の部位を露出する工程と、前記第2酸化膜および露出した第1金属配線不純物層上に第2金属配線を形成する工程と、前記第2金属配線の表面から所定の深さに、かつ、ボンディングパッド部に相当する部位にのみイオン注入法により不純物イオンを選択的に導入して第2金属配線不純物層を形成する工程とを備えたことを特徴とする半導体集積回路装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は半導体集積回路装置およびその製造方法に関し、特に、アルミ配線のボンディングパッド部の構造に付随するデバイスの特性劣化を防止した半導体集積回路装置の構造およびその製造方法に関するものである。

【0002】

【従来の技術】図4は従来の2層アルミ配線を備えた半導体集積回路装置のボンディングパッド部周辺の構造を示す断面図であり、また、図5は図4に示した半導体集積回路装置を上部より見た構造を示す平面図である。これら、図4、図5において、1は該半導体集積回路装置の基板であるシリコン基板、2はシリコン基板1上に配置された絶縁膜、3は第1アルミ配線層であり、チップ内部の信号を装置外部へ引き出すためのリードが接続される部位であるボンディングパッド部を構成するボンディングパッド部3bと、内部信号を伝える信号配線部3cとを形成している。ボンディングパッド部3bはここ

でリードと接続されるため、通常の信号配線部3cより大きな面積になっている。4は層間絶縁膜、5は前記層間絶縁膜4上に設けられ、ワイヤボンディング用の接続孔となるスルーホール、6は第1アルミ配線層3および層間絶縁膜4の一部分を覆うように配置された第2アルミ配線層、7は層間絶縁膜4および第2アルミ配線層6の一部を覆うように形成され、チップを保護するためのチップ保護膜、8は該チップ保護膜7に設けられたワイヤボンディング用の接続孔であり、該接続孔8を通してボンディングパッド部に装置外部のリードを接続する。

【0003】近年の半導体集積回路装置などの高集積化、高機能化に伴い、配線の微細化に付随する装置特性の劣化が問題となっている。その対策として、配線を多層構造にすることが行われており、上記図4、図5に示す半導体集積回路装置では配線を2層アルミ配線として、装置の高集積化を可能とし、レイアウトの可能性なども広げられるものとしている。

【0004】また、近年の半導体集積回路装置などの高集積化、高機能化に伴い、外部電極端子の多ピン化に適した実装技術も要求されている。これに対して、例えば、TAB (Tape Automatic Bonding: フィルムキャリア方式) 技術が実用化されている。TAB技術は、チップのボンディングパッド部に金属パッド (金属バンパ) を形成し、該金属バンパとリードあるいはリードパターンの形成されたフィルム状のテープ (テープキャリア) とを接続するもので、この技術では操作上、隣り合うボンディングパッド間の距離を小さくすることが可能なので、多ピン化に適しており、また、操作の自動化も可能である。

【0005】このTAB技術を行う際には、チップに形成した従来のボンディングパッド構造に加えて、金属バンパ (以下、突起電極と称す) の形成が必要である。図6は従来の半導体集積回路装置のボンディングパッド部に突起電極を形成する工程を説明するための工程フロー図であり、図中、図4と同一符号は同一または相当部分を示す。なお、ここでは、アルミ配線が1層の場合の半導体装置について示している。図6において、9は真空蒸着あるいはスパッタリング法などにより形成した1層以上の金属膜で、例えばTi-W-Au, Cr-Cu-Au, Ti-Pt-Au等からなり、これは突起電極11とアルミ配線3とを接続するためのものであり、かつ、メッキにより突起電極11を形成する際にメッキ電極としても働く。10は金属膜9をエッチング除去する際のフォトリソ、11はAuなどで形成され、TAB技術の際の金属バンパとしてはたらく突起電極である。

【0006】以下、突起電極11の形成工程を図6について説明する。まず、図6(a)に示すように、第1のアルミ配線層3およびチップ保護膜7上に、真空蒸着あるいはスパッタリング法などにより、例えばTi-W-Au, Cr-Cu-Au, Ti-Pt-Au等からなる1

3

層以上で構成する金属膜9を形成する。次に、通常のリソグラフィ技術を用いて、後の工程で突起電極11を形成する部分が開孔するようなパターンに、フォトリジスト10を塗布しパターンニングする。そして、前記金属膜9を陰極として、メッキ液中で突起電極11となる例えばAuなどの金属を析出させて金属膜9上に電気メッキを行い、図6(b)に示すように、金属膜9とフォトリジスト10とで囲まれる領域内に突起電極11を形成する。その後、フォトリジスト10を除去し、露出している金属膜9を除去すれば、図6(c)に示すように、ボンディングパッド上に突起電極11が形成される。

【0007】上記のようにして突起電極11を形成し、TAB技術を用いてボンディングを行う。なお、このボンディングパッド部のアルミ配線層(第1アルミ配線層3bあるいは第2アルミ配線層6)は、通常、半導体集積回路装置の中でも最も幅の太いものの1つで、例えば、図5に示した平面図では第1アルミ配線層のボンディングパッド部3b(第2アルミ配線層6)のその一辺は100μm程度もある。

【0008】ところで、通常のウエハプロセスでは、アルミ配線とシリコン基板とのオーミックな接続を形成するためや、MOSTランジスタの界面単位密度を制御するため、シンターなどの熱処理が必要である。また、多層アルミ配線を有する半導体集積回路装置においてはその層間絶縁膜4の平坦化技術としてSOG(Spin on Glass: 塗布ガラス)技術が多用されており、これは、SiO₂からなる層間絶縁膜4を形成しようとする基板表面に段差があるような場合、ケイ素化合物を含むSOG溶液を基板表面に回転塗布することにより該基板上にSiO₂膜を形成するものであり、これにより、基板表面の段差凸部には薄く、凹部には厚く層間絶縁膜4が形成されることとなって、表面段差を緩和するものであるが、この技術の中でも酸化膜を形成するための熱処理が必要である。これらの熱処理は通常400~450℃で行われるが、該熱処理により、アルミ配線表面にアルミの突起物(以下、ヒロックと称す)が成長する。ヒロックは、熱処理によってアルミ配線とその下の基板との間に熱膨張率の差が生じることに成長すると考えられている。

【0009】図7は、従来の半導体集積回路装置の製造過程においてSOG技術を用いた際に生ずるヒロックを説明するための図であり、図において、図4、図6と同一符号は同一または相当部分を示し、ここでは半導体基板上に形成した第1アルミ配線3上に層間絶縁膜4を形成し、その後、第2アルミ配線6を形成する場合について示している。図7において、3dは第1アルミ配線3上に生じたヒロック、4aはCVD装置にて形成されたプラズマ酸化膜である第1酸化膜、4bはケイ素化合物を含むSOG溶液を第1酸化膜4a表面に回転塗布することにより該第1酸化膜4a上に形成されたSOG膜、

4

4cはCVD装置によりSOG膜4b上に形成された第2酸化膜であり、これら第1酸化膜4a、SOG膜4b、第2酸化膜4cより層間絶縁膜4は形成される。また、4dはスルーホール5を開孔するために層間絶縁膜4をエッチングした際、エッチングされずに残ったエッチング残渣、5aはスルーホール5のためのレジストパターン、12は層間絶縁膜をエッチングする際のレジストである。

【0010】例えば、絶縁膜2上に第1アルミ配線3を形成する際、該第1アルミ配線3の形成後、絶縁膜2と第1アルミ配線3との間のオーミックコンタクトを得るためにシンターなどの熱処理を施すと、該第1アルミ配線3にヒロック3dが成長することがある。その後、該ヒロック3dの形成された第1アルミ配線3上に、CVD装置によりプラズマ酸化膜4aを形成し、続いて、ヒロック3dなどに起因する表面の凸凹を緩和するため、SOG技術により層間絶縁膜4を塗布した場合、図7(a)に示すように、隣接する2つのヒロック3dにより形成される凹部にSOG溶液が厚く溜まるため、局所的に層間絶縁膜4が厚くなる。従って、その後スルーホール5を開孔するために層間絶縁膜4の所望の部位をエッチングすると、図7(b)に示すように層間絶縁膜4が厚く形成されたヒロック3dとヒロック3dとの間、およびその外側にエッチング残渣4dが生じやすい傾向にある。

【0011】一般に、上記のようなヒロックにおいて、その大きさ、密度はアルミ配線のパターン幅に比例する。従って、従来の半導体集積回路装置ではアルミ配線の幅が太く、ヒロックが成長しやすかった。特にボンディングパッド部はその面積が通常の配線部よりも大きくなっているため、さらにヒロックが成長しやすくなっていた。さらに、ボンディングパッド部ではないアルミ配線部(例えば、信号配線部3c)は絶縁膜に覆われているのでヒロックの生成を抑止する力が働くが、ボンディングパッド部3bではスルーホール5を形成しているため、該部位のアルミ配線3上には絶縁膜がなく、よりヒロックが成長しやすい原因となっていた。以上のことから、ボンディングパッド部は多数のヒロックが成長しやすい環境にあると言える。なお、ヒロックは他にエレクトロマイグレーションによっても生ずる。

【0012】

【発明が解決しようとする課題】従来の半導体集積回路装置およびその製造方法は以上のように構成されているので、例えば、上記図7(b)に示す工程の後、該処理面上に第2アルミ配線6を形成すると、第1アルミ配線3上のヒロック3dに起因するエッチング残渣4dによる凸部のため、スルーホール5内での第1、第2アルミ配線3、6界面における密着性を劣化させたり、最上配線層となる第2アルミ配線6の表面モロロジーを劣化させてボンディングの強度を低下させることになるという問

題点があった。そこで、エッチング残渣4dをなくすために、スルーホール5の形成の際のエッチングにおいて、オーバーエッチング量を増加させればよいが、この場合、レジスト12とエッチングガスとの生成物（ポリマー）が増大して、第2アルミ配線6の表面に変質層が形成され、ボンディング強度を低下させるなどの新たな問題が発生するなどの問題点があった。

【0013】また、最上層のアルミ配線3上に成長するヒロックは、その後、SOG技術を用いる際に形成する突起電極11に対しても問題を引き起こす。図8はヒロックが成長したアルミ配線3上に突起電極を配線した場合の状態を説明するための断面図であり、図中、図6と同符号は同一または相当部分を示す。図において、13はボイドであり、突起電極中に金属の不足により発生する空隙である。図8(a)に示すように、ヒロック3dが存在する第1アルミ配線3が形成されたボンディングパッド上に、SOG技術のための金属膜9を堆積したとき、ヒロック3dの凸部により、金属膜9のステップカバレッジが悪化し、場合によってはヒロック3dは金属膜9を貫通してしまう。すると、この後、該金属膜9を陰電極としてメッキ処理を行う際、金属膜9はヒロック3dにより貫通されていることにより一部断線してしまう。また、ヒロック3dが金属膜9を貫通しないまでも、該金属膜9の膜厚を不均一にしてしまう。さらに、このような状態で金属膜9を陰極としてメッキ液中で電気メッキすると、陰極側の電位が局所的に不均一なため、部位により析出させる金属の成長速度に差が生じ、結果として、ヒロック3dによりその膜厚が薄くなっている金属膜9上では金属が不足して、その部位の突起電極11中には、図8(b)に示すようなボイドが生じることとなり、突起電極11とアルミ配線3との密着性を低下させ、さらに、装置の信頼性も低下させてしまうなどの問題があった。

【0014】この発明は上記のような問題点を解消するためになされたもので、ヒロックの成長を防止することによって、安定したボンディングパッド構造を得ることができ、高い信頼性を得ることのできる半導体集積回路装置を得ることを目的とし、さらに、この装置に適した製造方法を提供することを目的とする。

【0015】

【課題を解決するための手段】この発明に係る半導体集積回路装置は、絶縁膜を隔てて基板上に形成された1層以上の金属配線を備えた半導体集積回路装置において、各金属配線の表面から所定の深さに、かつ、ボンディングパッド部に相当する部位にのみ不純物イオンを選択的に導入してなるものである。

【0016】また、この発明に係る半導体集積回路装置の製造方法は、絶縁膜を隔てて基板上に1層の金属配線を備えた半導体集積回路装置の製造方法において、金属配線の表面から所定の深さに、かつ、ボンディングパッ

ド部に相当する部位にのみイオン注入法により不純物イオンを選択的に導入するものである。

【0017】さらに、この発明に係る半導体集積回路装置の製造方法は、絶縁膜を隔てて基板上に第1、第2金属配線を備えた半導体集積回路装置の製造方法において、第1金属配線の表面から所定の深さに、かつ、ボンディングパッド部に相当する部位にのみイオン注入法により不純物イオンを選択的に導入して第1金属配線不純物層を形成し、該第1金属配線不純物層および第1金属配線上にCVD法による第1酸化膜とSOG膜とCVD法による第2酸化膜とからなる層間絶縁膜を形成し、続いて、該層間絶縁膜をエッチングして第1金属配線不純物層の所定の部位を露出した後、第2酸化膜および露出した第1金属配線不純物層上に第2金属配線を形成する工程と、該第2金属配線の表面から所定の深さに、かつ、ボンディングパッド部に相当する部位にのみイオン注入法により不純物イオンを選択的に導入して第2金属配線不純物層を形成するものである。

【0018】

【作用】この発明における半導体集積回路装置は、アルミ配線のボンディングパッド部に相当する部分の表面にのみ不純物を導入したことにより、アルミの粒径を小さくしてヒロックの成長を抑制し、これによりボンディングパッド強度を向上でき、また、この不純物は内部の信号配線には導入されないことから、不純物導入による信号配線部のエレクトロマイグレーション耐量の劣化を考慮することなく、半導体集積回路装置として高品質のものが得られる。

【0019】さらに、この発明における半導体集積回路装置の製造方法は、アルミ配線のボンディングパッド部に相当する部分の表面にのみ不純物を導入したことにより、アルミ配線にヒロックが成長することを抑制したので、ボンディングパッド部の配線表面の凹凸を防ぐことができ、また、最上配線層の表面モロロジーを劣化させることを防ぐことができるので、多層配線の場合でもアルミ-アルミ界面やボンディングパッド強度が安定し、また、ボンディングの強度を向上することが可能となる。さらに、配線と基板とのオーミックな接続の形成やMOSTランジスタの界面単位密度を制御するために行うその後の熱処理においても、配線にヒロックが生じることを防ぐことができるので、信頼性の高い良品質の半導体集積回路装置が得られる。

【0020】

【実施例】以下、この発明の一実施例を図について説明する。図1はこの発明の一実施例による半導体集積回路装置のボンディングパッド部の周辺の構造を示す断面図であり、図中、図4と同一符号は同一または相当部分を示す。図1において、3aは第1アルミ配線3の上層部に不純物を導入することによって得られた第1アルミ配線不純物領域である。

【0021】第1アルミ配線不純物領域3aは、第1アルミ配線3の上層部の所定の深さに、かつ、ボンディングパッド部に相当する部分にAs⁺、Sb⁺、P⁺、Ar⁺、Al⁺等の不純物をイオン注入法を用いて選択的に導入して形成している。本実施例では第1アルミ配線3を層厚5000オングストローム程度に形成しており、該配線3の表面から約数1000オングストロームの深さまで不純物を導入している。不純物を導入する際のイオン注入によって、第1アルミ配線3を構成するアルミの粒子塊は、物理的な衝撃を受けて破壊（分解）され、小さくなる。このように、配線表面のアルミの粒径を小さくすることにより、ヒロックの成長は抑制される。

【0022】また、本実施例では不純物の導入は、ボンディングパッド部のアルミ配線にのみ、かつ、配線の表面にのみ導入する。これは、イオン注入の際の衝撃により、配線の他の部位のイオン粒子までが破壊されると、内部の信号配線においてエレクトロマイグレーション耐量が低下し、装置の信頼性が低くなってしまうからである。なお、不純物の導入は接続孔8部のみに導入しても同様の効果が得られる。

【0023】図2は2層アルミ配線構造に応用した場合の本発明の他の実施例による半導体集積回路装置の構造を示す断面図であり、図中、図1、図4と同符号は同一または相当部分を示す。図2において、6aは第2アルミ配線6の上層部に不純物を導入することによって得られた第2アルミ配線不純物領域である。

【0024】次にこの2層アルミ配線構造の半導体集積回路装置の製造方法について説明する。第1のアルミ配線3上に第1のアルミ配線不純物領域3aを上記第1の実施例と同様の方法で形成した後、該第1のアルミ配線3および第1のアルミ配線不純物領域3a上にCVD法により第1の酸化膜を形成する。その後、SOG溶液を該第1の酸化膜上に回転塗布してSOG膜を形成する。続いて、SOG膜上にCVD法により第2の酸化膜を形成する。これら第1の酸化膜、SOG膜、第2の酸化膜で層間絶縁膜4を構成している。次に、第2の酸化膜上にレジストを塗布しパターンニングし、層間絶縁膜4の所望の部位をエッチング除去してスルーホール5を形成する。該スルーホール5部に相当する部分でその表面を露出した第1アルミ配線不純物領域3aおよび層間絶縁膜4上に、第2のアルミ配線6を形成する。その後、該第2のアルミ配線6の表面から所定の深さに、かつ、ボンディングパッド部に相当する部位にのみ、第1のアルミ配線不純物領域3aの場合と同様にイオン注入法により不純物イオンを選択的に導入し、第2のアルミ配線不純物領域6aを形成する。

【0025】上記のように、2層以上のアルミ配線層を備えた半導体集積回路装置では、最表面のアルミ配線層にのみ不純物を導入してもよいが、図2に示すように、

各アルミ配線層毎に不純物を導入した方がヒロックの成長を防ぐためにはより効果的である。

【0026】図3は上記第1の実施例による半導体集積回路装置のボンディングパッド部にTAB技術のための突起電極を形成した場合の構造を示す図であり、図1、図6と同一符号は同一または相当部分を示す。本実施例を用いてヒロックの成長を防いだアルミ配線上に形成された金属膜9は、表面が平らで膜厚均一性も向上するので、続く電気メッキ処理においても、金属の析出速度は金属膜9上全面において均一であるから、ボイドを生ずることもなく金属を安定に析出させて均一な突起電極11を得ることができる。

【0027】なお、本実施例は金属配線にアルミニウムを用いたが、代わりにアルミニウム合金などを用いた場合でも同様の効果を示す。

【0028】

【発明の効果】以上のように、この発明に係る半導体集積回路装置によれば、アルミ配線のボンディングパッド部に相当する部分の表面にのみ不純物をイオン注入により導入して、アルミのイオン粒径の小さなアルミ配線不純物領域を形成したことにより、ボンディングパッド部でのヒロックの成長を抑制し、配線部の表面を平坦にしたので、ボンディングパッド内部でのアルミ-アルミ界面の安定化、ボンディング強度の安定化、突起電極形成の安定化が達成できる効果がある。また、ヒロックの成長を抑制するための不純物はボンディングパッド部にのみ選択的に導入されるので、ボンディングパッド部以外の通常のアルミ配線部におけるエレクトロマイグレーション耐量の劣化もなく、信頼性の高い半導体集積回路装置が得られる効果がある。

【0029】また、この発明に係る半導体集積回路装置の製造方法によれば、アルミ配線のボンディングパッド部に相当する部分の表面にのみ不純物を導入したことにより、アルミ配線にヒロックが成長することを抑制したので、ボンディングパッド部の配線表面の凹凸を防ぐことができ、また、最上配線層の表面モロロジーを劣化させることを防ぐことができるので、多層配線の場合でもアルミ-アルミ界面やボンディングパッド強度が安定し、また、ボンディングの強度を向上することが可能となる。さらに、配線と基板とのオーミックな接続の形成やMOSトランジスタの界面単位密度を制御するために、行うその後の熱処理においても、配線にヒロックが生じることを防ぐことができるので、信頼性の高い高品質の半導体集積回路装置が得られる効果がある。

【図面の簡単な説明】

【図1】この発明の一実施例による半導体集積回路装置のボンディングパッド部の周辺の構造を示す断面図である。

【図2】この発明の他の実施例による半導体集積回路装置において2層アルミ配線構造を備えたボンディングパ

ッド部周辺の構造を示す断面図である。

【図3】この発明の一実施例による半導体集積回路装置に突起電極を形成した場合のボンディングパッド部の周辺の構造を示す断面図である。

【図4】従来の半導体集積回路装置のボンディングパッド部の周辺の構造を示す断面図である。

【図5】図4に示す半導体集積回路装置を上部より見た構造を示す平面図である。

【図6】従来の半導体集積回路装置のボンディングパッド部に突起電極を形成する工程を説明するための工程フロー図である。

【図7】従来の半導体集積回路装置の製造工程においてSOG技術を用いた際に生ずるヒロックを説明するための図である。

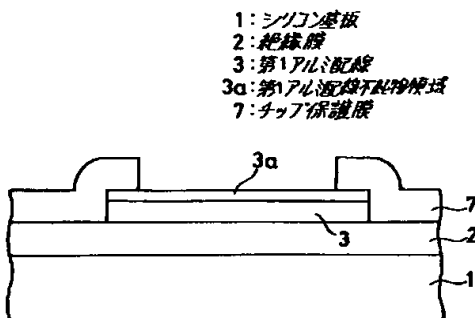
【図8】従来の半導体集積回路装置においてヒロックが成長したアルミ配線に突起電極を配線した場合の状態を説明するための断面図である。

【符号の説明】

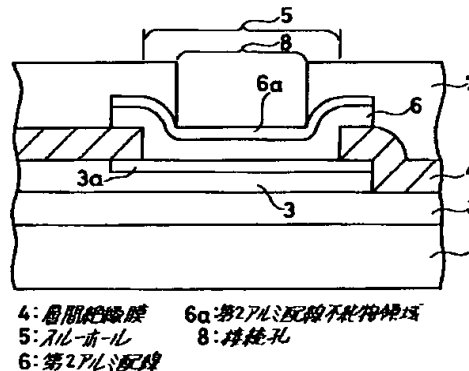
- 1 シリコン基板
2 絶縁膜

- 3 第1アルミ配線
3a 第1アルミ配線不純物領域
3b ボンディングパッド部の第1アルミ配線
3c 信号配線部の第1アルミ配線
3d ヒロック
4 層間絶縁膜
4a 第1酸化膜
4b SOG層
4c 第2酸化膜
4d エッチング残渣
5 スルーホール
6 第2アルミ配線
6a 第2アルミ配線不純物領域
7 チップ保護膜
8 接続孔
9 金属膜
10 フォトリソ
11 突起電極
12 フォトリソ
20 13 ボイド

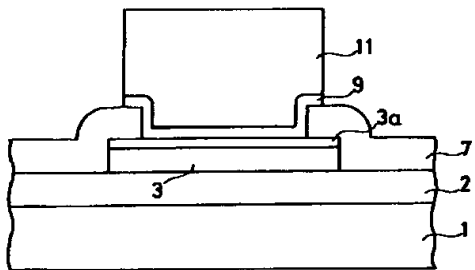
【図1】



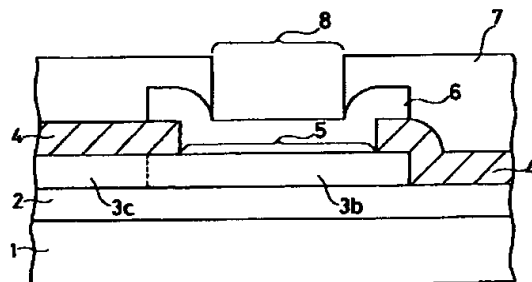
【図2】



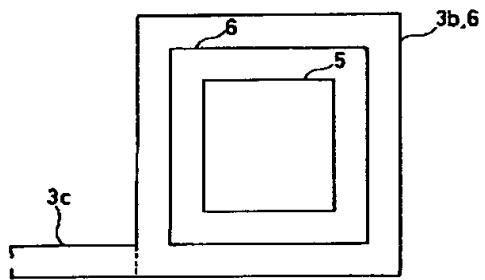
【図3】



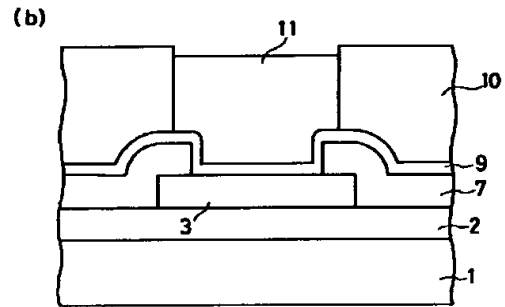
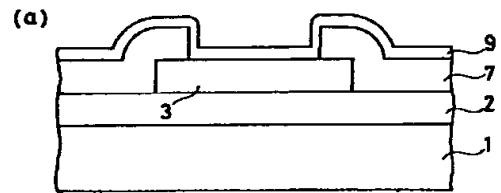
【図4】



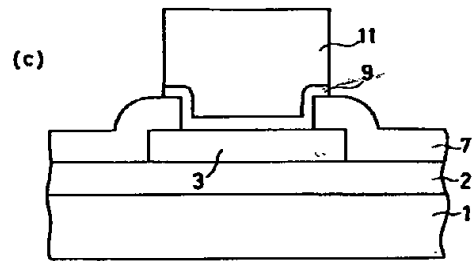
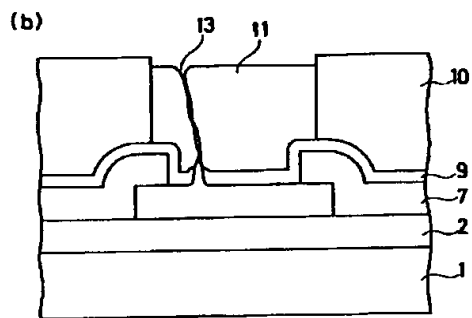
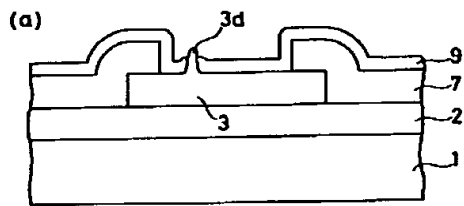
【図5】



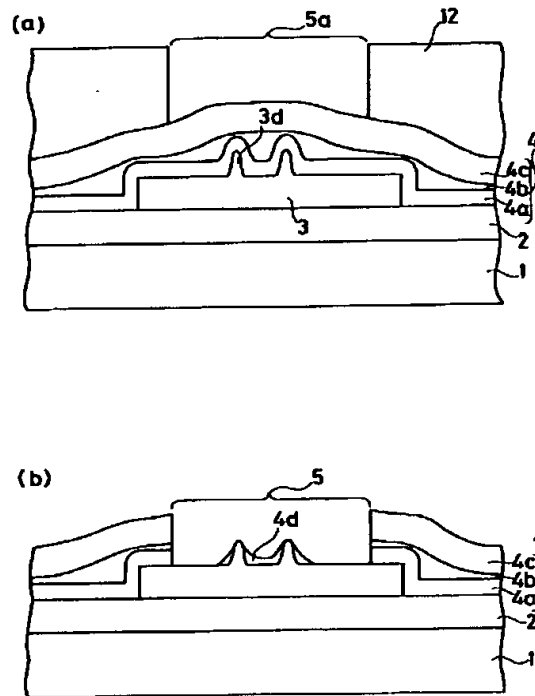
【図6】



【図8】



【図7】



フロントページの続き

(51)Int. Cl.⁵

H01L 21/60
21/3205

識別記号 片内整理番号
311 Q 6918-4M

7735-4M

F I

H01L 21/88

技術表示箇所

N